

ポスト5G先端半導体製造技術事業（後工程）

Introduction of Post-5G Advanced Semiconductor Manufacturing process (BEOL)

先端システム技術研究組合

Research Association for Advanced Systems (RaaS)

上席研究員

Senior Fellow

東京大学 大学院工学系研究科附属

Graduate School of Engineering at The Univ. of Tokyo

システムデザイン研究センター

Systems Design Lab (d.lab)

先端デバイス研究部門

Advanced Device Research Group

上席研究員

Senior Fellow



Systems Design Lab



丹羽 正昭

Masaaki NIWA

ダイレクト接合3D積層技術開発

Development of direct bonding 3D-stack technology
(WoWおよびCoW向け装置・プロセス開発)
(Equipment and process development for WoW and CoW)

■ 助成先 Grantee :

先端システム技術研究組合 (RaaS)

Research Association for Advanced Systems (RaaS)

組合員 Members

(株) SCREENホールディングス SCREEN Holdings Co., Ltd.

ダイキン工業 (株) DAIKIN INDUSTRIES, Ltd.

パナソニック スマートファクトリーソリューションズ (株)

Panasonic Smart Factory Solutions Co., Ltd.

富士フイルム (株) FUJIFILM Corp.

東京大学 The University of Tokyo

■ 共同研究先 Joint research institute

産業技術総合研究所

Nat'l Inst. of Advanced Industrial Science and
Technology (AIST)

先端半導体製造(後工程)プロセス技術の開発/採択テーマ概要

Development of advanced manufacturing BEOL process /Outline of adopted themes

実施者 Practitioner : 先端システム技術研究組合 (RaaS*)

- 事業テーマ Business theme :

ダイレクト接合 3D積層技術開発 (WoWおよびCoW向け装置・プロセス開発)

Development of direct bonding 3D-stack technology (Equipment and process development for WoW and CoW)

- 概要 Outline : **Cu-Cu の低温ハイブリッド接合による WoW (Wafer on Wafer) 接合技術**

及び **CoW (Chip on Wafer) 接合技術**の構築とその実装化

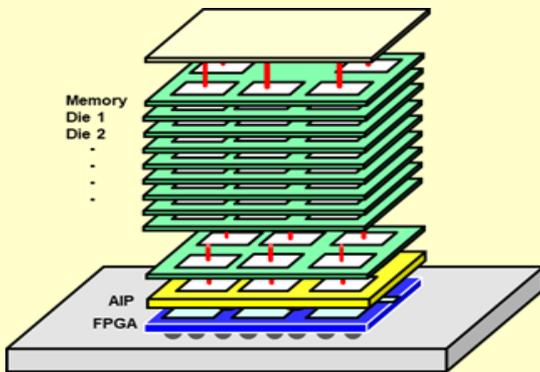
Construction of WoW and CoW technologies by low-temperature Cu-Cu hybrid bonding and their implementation

【目標、期待】

本事業では、ポスト5Gに対応した情報通信システムで必要となる先端半導体の製造技術の開発をすることにより、我が国のポスト5G情報通信システムの開発・製造基盤強化、半導体産業の活性化に貢献

【Goals and Expectations】

In this project, we aim to strengthen the development and manufacturing base of Japan's post 5G information communication system, and contribute to revitalize the semiconductor industry by developing the manufacturing technology for advanced semiconductors required for post 5G information communication systems.



ウエハ、チップレベルのCu-Cu低温ハイブリッドダイレクト接合による3D集積実現に向けて

- 1) 表面活性化による低温化接合を用いたWoW(Wafer on Wafer)接合技術を開発し、さらに有機分子接合によるボイドフリー化やアライメントの高精度化とパーティクル低減化を検討し、これらの技術を統合した接合装置の実用化
- 2) 無機異方性導電膜を用いた低温接合および、プラズマを用いた低ダスト固片化ダイシングによるCoW(Chip on Wafer)接合技術を開発とその装置化

Low temperature hybrid direct bonding technologies for advanced 3D integration are developed, i.e.,

- 1) Wafer on Wafer bonding technologies using low temperature process by surface activation, including void-free organic molecule bonding and improvement of the alignment accuracy as well as particle reduction are developed. We will put into practical use a bonding device by integrating these technologies.
- 2) Chip on Wafer bonding technologies using an inorganic anisotropic conductive film (i-ACF) and low-dust dicing by means of plasma treatment toward product commercialization are to be worked on practical application.

<p>WoW 接合技術 WoW bonding</p>	<p>表面活性化接合 : SAB (真空中) Surface Activation Bonding : SAB (in Vacuum)</p> <p>Surface activation by ion beam エネルギー粒子照射による表面活性化</p> <p>酸化層・吸着層 Oxide, adsorption</p> <p>不活性ガスイオン Inactive gas ion</p> <p>接触形成 接触・結合形成</p> <p>低温表面活性化接合 Low temperature Surface activation</p>	<p>SiO₂-SiO₂接合 SiO₂-SiO₂ bonding</p> <p>ナノ密着層形成 / 有機分子接合 Nano-adhesion layer formation / Organic molecule bonding</p> <p>Nano-adhesion layer ナノ密着層</p> <p>有機分子 Organic molecule</p>	<p>評価・解析 Evaluative analyses</p> <ul style="list-style-type: none"> ・電気特性評価 Electrical characterization ・表面平坦度 Surface flatness ・ウエハ反り Wafer warpage ・接合強度 Bond strength ・ボイド測定 Void measurement ・界面構造 Bonding interface analysis
<p>CoW 接合技術 CoW bonding</p>	<p>無機異方性導電膜 i-ACF Cu ナピラー (CNP) Cu nano-pillar (CNP)</p> <p>Cu ナピラー (CNP)</p> <p>Cu</p> <p>SiO₂</p> <p>極微細電極接合 Contact between ultrathin electrodes</p>	<p>プラズマダイシング Plasma dicing</p> <p>・パーティクルレス Particle free</p> <p>・一括ダイシング Batch dicing</p> <p>・ダメージレス Damage free</p>	<ul style="list-style-type: none"> ・ ・